

ԳՄԻՍ պիտանիության գնահատման մաթեմատիկական մոդելները

Վազգեն Ս. Կարապետյան

Ռուս-Հայկական պետական համալսարան

e-mail vazgen.karapetyan@pontesolutions.com

Ամփոփում

Այս աշխատանքը բաղկացած է երկու հիմնական մասից. նախ ներկայացված է պիտանի ելքի (yield) խնդիրը ժամանակակից գեր-մեծ ինտեգրալային սխեմաների (ԳՄԻՍ) արտադրությունում: Այնուհետև ներկայացվում են արտադրական խոտանի տեսակարար կշռի գնահատման մաթեմատիկական վիճակագրական մոդելները: Աշխատանքում հիմնական ուշադրությունը դարձվում է անկանոն դեֆեկտների առկայությամբ պայմանավորված խոտանին:

Գրականություն

- [1] Albert V. Ferris-Prabhu. "Introduction to Semiconductor Device Yield Modeling". Artech House Publishers, 1992.
- [2] Israel Koren. "Defect Tolerance in VLSI Circuits: Techniques and Yield Analysis". *Proceedings of the IEEE*, Vol 86, No 9:1817–1836, September, 1998.
- [3] Ch. Weber, V. Sankaran, K.W. Tobin, and G. Scher. "Quantifying the Value of Ownership of Yield Analysis Technologies". *IEEE Transactions on Semiconductor Manufacturing*, Vol 15, No 4:411–419, November, 1998.

Mathematical Models of Yield Prediction in Modern VLSI Design

V. Karapetyan

Abstract

This paper consists of two parts. First the problem of yield in contemporary VLSI manufacturing process is presented. The second part covers the methodology of yield modeling and yield computation technique.

The main focus in this paper is put on the random defect limited yield modeling.